

(19)

Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 0 908 843 A1

(12)

## DEMANDE DE BREVET EUROPEEN

(43) Date de publication:

14.04.1999 Bulletin 1999/15

(51) Int. Cl.<sup>6</sup>: G06K 19/077

(21) Numéro de dépôt: 98203292.2

(22) Date de dépôt: 30.09.1998

(84) Etats contractants désignés:

AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU  
MC NL PT SE

Etats d'extension désignés:

AL LT LV MK RO SI

(30) Priorité: 07.10.1997 FR 9712475

(71) Demandeur:

Koninklijke Philips Electronics N.V.  
5621 BA Eindhoven (NL)

(72) Inventeur: Launay, François

75008 Paris (FR)

(74) Mandataire: Pyronnet, Jacques

Société Civile S.P.I.D.

156, Boulevard Haussmann  
75008 Paris (FR)

## (54) Carte électronique sans contacts et son procédé de fabrication

(57) La carte comporte un support isolant (1) qui supporte un enroulement (4) servant d'antenne et un circuit intégré (9) relié électriquement aux extrémités (7,8) de l'enroulement. Selon l'invention le support (1) comporte, sur une face structurée (2), un logement (3) sur les parois et le fond duquel passent les spires de l'enroulement (4) qui sont formées par ailleurs sur la face structurée. Le logement (3) comporte aussi les extrémités (7,8) de l'enroulement et contient le circuit intégré (9) qui est appliqué contre les spires. Le logement (3) est par ailleurs comblé avec une résine de protection (14) polymérisée, et une feuille en matériau isolant (15) couvre la face structurée (2) à laquelle elle est collée.

Application à l'échange d'informations au moyen d'une carte électronique sans contacts.

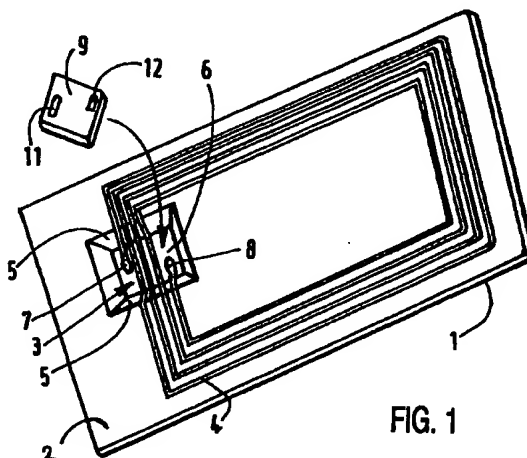


FIG. 1

EP 0 908 843 A1

## Description

[0001] La présente invention concerne une carte électronique sans contacts, comportant un support de carte électriquement isolant, qui supporte au moins un enroulement servant d'antenne pour le transfert d'information par effet inductif résultant d'un champ électromagnétique et un circuit intégré relié électriquement aux extrémités dudit enroulement.

[0002] L'invention concerne aussi un procédé de fabrication et d'assemblage d'une telle carte.

[0003] Depuis quelques années, dans le domaine du péage routier ou de la distribution par exemple, des systèmes de support de données utilisant des cartes magnétiques et des cartes électroniques sont devenus d'un usage courant. En particulier, un système de support de données très commode est celui des cartes électroniques sans contact qui permet d'émettre et de recevoir des signaux à distance relativement faible. Dans ce système, des ondes électromagnétiques, émises par un appareil interrogateur qui peut lire et écrire, provoquent une modification du champ magnétique à proximité d'une bobine formant antenne, aménagée dans un répondeur, qui est en l'occurrence une carte électronique sans contacts, pour fournir une tension induite dans la bobine formant antenne et la tension ainsi engendrée est utilisée comme source de courant.

[0004] Les cartes sans contacts de l'art connu sont d'une fabrication assez complexe du fait qu'elles comportent le plus souvent un module constitué par un circuit intégré et une bobine électriquement reliés, ce qui implique une série d'opérations préalables pour la réalisation du seul module. Avec ou sans module, ces cartes sont du type feuilleté, et comportent trois couches ou plus en matériau isolant superposées, alors que leur épaisseur est normalisée à 0,76 mm. La multiplication du nombre de couches à assembler rend cette épaisseur difficile à obtenir avec une bonne précision.

[0005] A titre de carte sans contacts ne comportant pas de module support préfabriqué des éléments électriques (circuit intégré et bobine) on cite la demande de brevet européen EP 0 737 935 A2, sauf à considérer que l'ensemble constitué par la couche 1 qui est assez mince et qui a la même surface que la carte et le circuit intégré et la bobine 6 qui lui sont attachés tout en étant fonctionnels (voir la figure 1A de ce brevet) constituent un module. On notera que, dans ce pseudo module la bobine s'étend dans un même plan qui est le plan supérieur de la couche 1. Pour terminer la carte afin que les éléments électriques soient protégés il est encore nécessaire d'appliquer selon toute la surface de la couche 1 une couche de matériau central isolant à l'état pâteux 9 pour noyer la bobine et le circuit intégré jusqu'à obtention d'une surface plane, et encore de recouvrir chaque côté de l'ensemble ainsi obtenu d'une feuille de protection.

[0006] Un but de l'invention est de réaliser une carte électronique sans contacts qui ne comporte pas de

module intermédiaire afin de réduire le nombre d'opérations nécessaires à sa fabrication.

[0007] Un autre but de l'invention est de réduire à deux le nombre de couches ou de feuilles de matériau isolant nécessaires à sa fabrication.

[0008] Ces buts sont atteints et les inconvénients de l'art antérieur sont atténués grâce au fait que la carte électronique indiquée au premier paragraphe est remarquable en ce que ledit support de carte comporte, sur une face structurée, un logement sur les parois et le fond duquel passent les spires dudit enroulement qui sont formées par ailleurs sur ladite face structurée, lequel logement comporte aussi lesdites extrémités de l'enroulement, que ledit logement contient aussi ledit circuit intégré contre lesdites spires, étant par ailleurs comblé avec une résine de protection polymérisée, et qu'une feuille en matériau isolant couvre ladite face structurée à laquelle elle est collée.

[0009] Pour l'obtention d'une telle carte électronique sans contacts, un procédé préféré est remarquable en ce qu'il comporte les étapes suivantes :

- la fabrication d'un logement dans ledit support sur une face dite face structurée,
- l'application, par une technologie MID (Moulded Interconnexion Devices en anglais), sur ladite face structurée des spires dudit enroulement qui passent sur les parois et le fond dudit logement, ce dernier comportant aussi les extrémités de l'enroulement,
- la mise en place, dans ledit logement dudit circuit intégré,
- la réalisation des connexions électriques reliant les contacts du circuit intégré aux extrémités dudit enroulement,
- le comblement dudit logement avec une résine de protection qui est ensuite polymérisée,
- l'application par collage d'une feuille en matériau isolant contre ladite face structurée du support.

[0010] On obtient ainsi en un petit nombre d'opérations une carte électronique comportant seulement deux couches en matériau isolant et qui résiste bien aux tests de fatigue mécanique. L'utilisation d'une technologie MID permet l'application de pistes électriques, en une seule étape sur un support qui présente un relief, en l'occurrence la face structurée du support de carte qui comporte un logement dans lequel doivent passer les pistes. Dans la technologie MID, on préfère la technique d'emboutissage (ou estampage) à chaud de bandes métalliques, dite "hot foil embossing" en anglais. On peut atteindre des résolutions de 200 µm, par ce procédé qui est par ailleurs bon marché et s'insère bien dans une chaîne d'assemblage.

[0011] Pour l'étape de réalisation des connexions électriques qui relient les contacts du circuit intégré aux extrémités de l'enroulement, plusieurs solutions sont envisageables.

[0012] Un mode de réalisation préféré de cette étape consiste en collage par colle non conductrice du circuit intégré, par sa base, au fond du logement, puis la soudure de fils conducteurs entre les contacts du circuit intégré et les extrémités de l'enroulement.

[0013] Un autre mode de réalisation préféré de cette même étape consiste en une technique de montage flip-chip du circuit intégré, les connexions étant réalisées par soudure, par colle isolante ou par colle conductrice en des points localisés, les contacts du circuit intégré étant munis de surépaisseurs (ou bumps en anglais). Selon une autre technique de montage flip-chip, les connexions sont réalisées par collage, associé à une pression, au moyen d'une colle à conduction électrique anisotrope, à l'état de fim préformé ou de pâte, les contacts du circuit intégré étant démunis de surépaisseurs.

[0014] La réalisation du logement dans le corps de carte peut être réalisée par fraisage mais, de préférence, le support de carte est réalisé, avec son logement, selon une technique de moulage par injection et peut comporter des surépaisseurs au fond du logement aux emplacements prévus pour les extrémités de l'enroulement.

[0015] La description qui suit, en regard des dessins annexés, le tout donné à titre d'exemple non limitatif fera bien comprendre comment l'invention peut être réalisée.

La figure 1 est une vue en perspective d'une partie de la carte électronique selon l'invention avant assemblage.

La figure 2 est une vue en coupe avec arrachement d'un premier mode de réalisation de l'invention.

La figure 3 montre en coupe la structure d'une spire conductrice munie d'une colle réactivable à chaud, utilisable pour la réalisation d'une carte électronique selon l'invention.

La figure 4 montre, en perspective avec arrachement la création de surépaisseurs aux extrémités des pistes conductrices qui constituent l'enroulement.

La figure 5 montre vu de dessus avec arrachement un deuxième mode de réalisation de l'invention.

La figure 6 est une vue selon la coupe VI-VI de la figure 5, cette représentation étant la même que pour la figure 2.

La figure 7 représente, par une vue en coupe en partie arrachée, le détail d'un montage flip-chip préféré du circuit intégré par collage au moyen d'une colle à conduction anisotrope.

[0016] A la figure 1 est représenté le support 1 d'une carte électronique sans contacts. Le support 1, électriquement isolant est muni à sa face supérieure 2 dite structurée, d'un logement 3 et d'un enroulement conducteur 4 comportant plusieurs spires qui s'étendent sur la face 2 et qui, selon l'invention, traversent le loge-

ment 3 en passant sur des parois 5 et sur le fond 6 du logement 3. Les deux extrémités 7 et 8 de l'enroulement se situent au fond du logement 3. Par ailleurs, il est prévu qu'un circuit intégré (ou puce) 9 soit collé sur le fond 6 et que ses deux contacts 11 et 12 soient reliés électriquement aux extrémités 7, 8 de l'enroulement 4. Lorsque ces opérations sont terminées, le logement 3 est comblé avec une résine de protection 14 (voir figures 2 et 6) et une feuille en matériau isolant 15 par exemple en chlorure de polyvinyle (PVC), est collée sur la face structurée 2 (figures 2 et 6). La feuille 15 pourrait aussi être en polycarbonate ou en ABS. On notera que la feuille 15 et le support 1 sont, de préférence, constitués par le même matériau. Lorsque le support est constitué par de l'ABS ou du polycarbonate, le logement 3 y est réalisé par moulage par injection et lorsqu'il est en PVC, par lamage.

[0017] L'épaisseur du support 1 et de la feuille 15, et la profondeur du logement 3 sont choisies de façon telle que le circuit imprimé 9 se trouve sensiblement à mi-épaisseur de la carte électronique sans contacts, c'est-à-dire sur la fibre neutre, de façon à bien résister aux contraintes de flexions de la carte, lors de son utilisation. De préférence, les parois latérales 5 du logement sont légèrement inclinées. Le support 1 est réalisé, avec son logement 3, de préférence par moulage par injection d'une matière thermoplastique telle que de l'ABS, ou du polycarbonate. Il peut aussi être réalisé en PVC, auquel cas le logement 3 est obtenu par usinage. Le logement 3 doit avoir une profondeur telle qu'une épaisseur de plastique suffisante, supérieure à 200 µm, soit laissée, en fond de carte pour éviter une cassure dudit fond de carte et protéger la puce électronique.

[0018] Divers procédés peuvent être utilisés pour solidariser les spires de l'enroulement 4, essentiellement en cuivre au support 1. Certains de ces procédés sont décrits plus loin. Un choix est aussi possible entre plusieurs procédés pour la réalisation des connexions électriques reliant les contacts du circuit intégré mis en place dans le logement auxdites extrémités de l'enroulement 4, au fond du logement, ce qui conduit à plusieurs modes de réalisation de l'invention.

[0019] Le mode de réalisation, classique, représenté à la figure 2, consiste à monter le circuit intégré 9, collé par sa base au moyen d'une couche polymérisable 16, généralement une colle époxy, au fond du logement 3, puis à souder des fils conducteurs 17, par exemple en or ou en aluminium, entre les contacts 11, 12 du circuit intégré 9 et les extrémités 7, 8 de l'enroulement 4. Divers procédés de montage et de câblage du circuit intégré sont bien connus de l'homme du métier et décrits dans de nombreuses publications, parmi lesquelles on peut citer les brevets FR 2 439 438, FR 2 548 857, EP 0 116 148, FR 2 520 541.

[0020] Pour ce qui est du câblage par soudure de fils conducteurs, des fils d'or ou d'aluminium peuvent être utilisés, quoique le fil d'or soit préféré pour des questions de rapidité (le procédé thermosonique utilisé pour

la soudure des fils d'or est 3 à 4 fois plus rapide que la soudure des fils d'aluminium). Cette opération est la plus délicate du procédé d'assemblage car elle nécessite un préchauffage du support plastique. Comme il n'est pas souhaitable que ce préchauffage excède la température de transition vitreuse  $T_g$  du support plastique (risque de déformation), il est préférable d'utiliser des cartes réalisées dans des matériaux à fort  $T_g$  (polycarbonate, ABS, composés ABS-PVC, ou composés ABS-polycarbonate).

[0021] Après montage et collage de la puce, l'opération de remplissage du logement 3 peut être réalisée par un procédé simple dit de potting en anglais et qui consiste en le dépôt d'une goutte de résine 14 dans le logement 3. Afin d'obtenir une surface externe plane, on utilise de préférence des résines à très faible viscosité, telle par exemple la résine référencée 931-1 de la société américaine ABLESTICK. Cette résine doit posséder une haute pureté ionique et présenter une bonne résistance à l'absorption d'eau afin de protéger la puce électronique de façon efficace au cours des tests climatiques. Après application dans le logement, la résine est polymérisée, ce qui constitue l'avant dernière étape du procédé de fabrication et d'assemblage selon l'invention.

[0022] La dernière étape consiste en le collage par laminage, d'une feuille en PVC 15 sur la face structurée 2 du support.

[0023] Les procédés préférés pour l'application des spires de l'enroulement 4 sur le support 1 sur une surface non plane, dite 3D, sont :

- l'emboutissage à chaud d'une configuration de pistes (spires) collables, dit Hot Foil Embossing en anglais,
- le procédé de tampographie, suivi d'une métallisation par autocatalyse,
- la réalisation de pistes par lithogravure obtenue à partir d'hologrammes laser ou de masques tridimensionnels.

[0024] Parmi ces trois procédés les deux premiers sont bien connus et éprouvés, assez économiques, mais ne permettent pas d'obtenir une grande résolution pour la réalisation des pistes. Lorsqu'une grande résolution est requise, le troisième procédé, plus précis, peut être utilisé.

[0025] Les techniques de tampographie et de lithogravure sont compatibles avec la création de surépaisseurs aux extrémités 7, 8 de l'enroulement, réalisées au fond du logement lors du moulage par injection du support 1.

[0026] Concernant le procédé d'emboutissage (ou encore d'estampage) à chaud, on peut citer à titre d'exemple le contenu du brevet EP 0 063 347. Avec un cycle thermique d'une durée de l'ordre de 2 s, une configuration de pistes métalliques de 12 à 70  $\mu\text{m}$  d'épaisseur peut être appliquée contre le support de carte, à

l'endroit du logement 3 dont la forme est conçue à cet effet, c'est-à-dire avec parois inclinées de préférence, la pression d'application étant de l'ordre de 80 N/mm<sup>2</sup> et la température de l'ordre de 200°C. A cet effet, les feuilles d'estampage à chaud qui comportent les configurations de pistes ont la structure représentée à la figure 3 : une ou plusieurs couches de colle réactivable à chaud 21 (généralement à base de phénols) ayant une épaisseur de 1 à 4  $\mu\text{m}$ , une couche de cuivre 22, assez ductile, d'épaisseur comprise entre 12 et 35  $\mu\text{m}$ , et éventuellement une couche 23 d'étain ou de nickel de quelques  $\mu\text{m}$  d'épaisseur. La partie de la feuille qui n'est pas estampée peut ensuite être ôtée à partir d'une station d'enroulement avec du ruban adhésif.

[0027] Par le procédé de tampographie, avec une durée de cycle de 2 s, une laque contenant du palladium peut être imprimée contre le support de carte 1, contre les parois et le fond du logement 3 et autour de ce dernier sur la face 2, selon le dessin requis pour la configuration des spires métalliques à créer à cet endroit. La qualité de l'impression est bonne, puisqu'il est ainsi possible d'obtenir une précision de l'ordre de 50  $\mu\text{m}$  pour la largeur des pistes conductrices aussi bien que pour la distance de séparation entre pistes.

[0028] La laque contenant du Pd, qui constitue un catalyseur et qui est déposée aux endroits adéquats sur le support 1, est ensuite chauffée à 100°C. Puis une métallisation (cuivre ou nickel), par autocatalyse est effectuée, cette dernière opération étant depuis longtemps connue et maîtrisée : le cuivre (nickel) ne se dépose, sur le support 1, qu'aux endroits où du catalyseur est présent. L'épaisseur de cuivre déposé est comprise entre 1 et 10  $\mu\text{m}$ . Le principal avantage de ce procédé électrochimique de métallisation est que plusieurs milliers à plusieurs dizaines de milliers de cartes peuvent être traitées en même temps, plongées ensemble dans un même bain, en l'espace de quelques heures.

[0029] Lorsqu'une plus grande précision est nécessaire, pour le dessin des pistes conductrices dans le logement 3, il est possible d'utiliser un procédé de photolithographie, plus coûteux que les précédents. Cette technique est la transposition de la technique de photolithographie classique, pour la métallisation de surfaces planes, à la métallisation de surfaces gauches, en l'occurrence les parois et le fond du logement 3 et ses abords immédiats sur la face 2 du support. Pour cela, une technique connue de mise au point par masques 3D ou hologramme laser a été élaborée, qui consiste à réaliser l'image des pistes en 3D sur une surface qui coïncide avec celle du logement, ce qui permet d'obtenir la polymérisation d'un vernis seulement aux endroits voulus sur la surface du logement.

[0030] Par exemple, un procédé semi-additif peut être utilisé pour la réalisation des spires. Ce procédé, actuellement utilisé dans les principaux pays développés, consiste à effectuer un traitement du support plastique pour améliorer l'adhérence d'un dépôt métallique, du

cuivre de préférence, sur lequel on fait ensuite croître des couches de contacts électriques en utilisant un masque de photorésist. Après exposition, le masque et les couches autour des contacts sont éliminés. Ce procédé permet donc des métallisations sur des supports non plans en utilisant des masques 3D ou des techniques au laser (génération d' hologrammes), et procure une résolution de l'ordre de 50  $\mu\text{m}$ . Au moyen des différents procédés de métallisation précités, les contacts électriques ne sont plus supportés par un film, comme dans l'art antérieur, mais par le support de carte lui-même. De plus, les opérations de traversée d'un matériau isolant, pour l'établissement des contacts ne sont plus nécessaires.

[0031] Outre la technique de montage classique représentée à la figure 2, une technique de montage flip-chip décrite ci-dessous est préférée. Pour cela, les extrémités 7, 8 de l'enroulement 4 peuvent comporter des surépaisseurs dont la configuration est symétrique (par rapport à un plan) de celle des contacts de la puce avec lesquels elles doivent coopérer. De telles surépaisseurs, représentées schématiquement en 25 à la figure 4, sont réalisées de préférence lors du moulage du support de carte 1 : leur forme peut être cylindrique comme représenté à la figure 4, ou avoir l'aspect d'une calotte sphérique, et leur hauteur est de quelques dizaines de  $\mu\text{m}$ . La métallisation des surépaisseurs peut être effectuée en même temps que celle des spires de l'enroulement 4 par les procédés de tampographie ou lithogravure indiqués plus haut.

[0032] Selon des procédés connus, classiques, en technique de montage flip-chip, les contacts du circuit intégré, en aluminium doivent, préalablement au montage, être munis de surépaisseurs, en or ou en cuivre réalisées par dépôt galvanique, (ce qui implique une opération de reprise délicate du circuit intégré après sa fabrication) ou par soudure de "têtes de clous" en or à l'aide d'un équipement de soudure or thermosonique classique. Pour le montage, s'agissant de solidariser par paires les surépaisseurs de la puce et celles des extrémités de l'enroulement avec établissement d'un bon contact électrique, plusieurs procédés sont à disposition : le chauffage rapide de la puce associé à une pression, ce qui résulte en un brasage pour chaque paire de surépaisseurs ; ou bien l'application d'une pression associée à une vibration ultrasonore à 60 kHz induite par la presse qui supporte la puce (connue depuis longtemps pour la soudure de fils conducteurs). Un troisième procédé de connexion consiste à utiliser de la colle conductrice, par exemple une colle époxy chargée à 70 % d'argent, préalablement déposée sous forme de gouttelettes calibrées, ponctuellement, sur les surépaisseurs aux extrémités 7, 8 de l'enroulement 4, ou sur les surépaisseurs du composant par immersion desdites surépaisseurs dans un réservoir de colle. Ces techniques, classiques, sont représentées aux figures 5 et 6, la figure 6 étant la section selon la coupe VI-VI de la figure 5. Elles sont décrites plus en détail dans les

demandes de brevet WO 92/13319 et WO 92/13320. Une colle isolante peut aussi être utilisée, qui ne nécessite pas un dépôt ponctuel sur les surépaisseurs métalliques réalisées sur les plages de métallisation du composant. Dans ce cas, une goutte de colle isolante est déposée au fond de la cavité, avant report du composant. Pendant la prépolymérisation de la colle, il est nécessaire d'appliquer une pression sur le composant pour obtenir un bon contact ohmique.

[0033] Une technique préférée de montage flip-chip, quoique plus délicate que celles indiquées au paragraphe précédent, est représentée à la figure 7. Dans ce cas, l'opération d'élaboration des surépaisseurs sur les contacts de la puce peut être économisée. Quant aux extrémités des spires conductrices 9 sur le fond 6 du logement 3, elles peuvent toujours comporter des surépaisseurs, de préférence, et, de préférence aussi, de forme cylindrique (25, figure 4).

[0034] La colle utilisée est une colle conductrice particulière dite anisotrope, déjà utilisée notamment pour le montage en surface de composants passifs. Ce type de colle contient des particules conductrices en faible concentration. Ces particules, élastiquement déformables, dont le diamètre est de l'ordre de 10 à 20  $\mu\text{m}$ , permettent une conduction électrique lorsqu'elles sont pressées entre deux contacts, la colle restant isolante aux endroits où il n'y a pas de contacts. Des métallisations carrées de 100  $\mu\text{m}$  de côté avec des espacements de 100  $\mu\text{m}$  sont compatibles avec l'utilisation de ces colles en ce qui concerne l'aspect conduction (densité de particules se trouvant sur la métallisation au moment du collage -il faut en effet compter plusieurs particules, plutôt qu'une seule, qui serait théoriquement suffisante, pour l'établissement d'un bon contact-) et ne présentent pas de risque de court-circuit entre pistes conductrices. Ces colles sont actuellement disponibles sous forme de film (fabriquées par la société américaine 3M, ou la société japonaise HITACHI) ou sous forme de pâtes (fabriquées par les sociétés des Etats-Unis d'Amérique AIT et ZYMET, ou allemande LCD MIKROELECTRONIC). Des versions polymérisables au rayonnement ultraviolet sont disponibles. Pour la mise en oeuvre de l'invention, la colle anisotrope sous forme de pâte est préférée à celle sous forme de film. On notera que, pour l'utilisation de cette technique de connexion, un compromis doit être trouvé entre l'établissement d'une bonne conduction électrique au niveau de chaque contact de la puce et l'absence de courts-circuits d'os à des agglomérats de particules entre pistes. A contraintes de dimensionnement des contacts égales, ce compromis est d'autant plus facile à réaliser dans la mesure où il est possible d'augmenter la concentration en particules tout en diminuant leur taille. Mais pour que cette diminution de taille soit possible, il faut arriver à obtenir une bonne planéité de l'ensemble des extrémités des pistes sur le fond 6 du logement (celle des contacts du circuit intégré étant par ailleurs acquise). Un autre élément favorable à l'absence de courts-circuits entre pistes est

la précision qu'il est possible d'obtenir pour la configuration des extrémités des pistes et pour le positionnement correct du circuit intégré lors du collage : une bonne précision, sous ces deux derniers aspects, permet de rendre les extrémités de pistes plus fines et donc d'augmenter la distance entre spires, ce qui diminue la probabilité de courts-circuits.

[0035] La figure 7 montre le détail des connexions par colle anisotrope. On a représenté le circuit intégré 9, avec l'un de ses contacts 11 en regard de l'extrémité 7 de l'enroulement et une couche de passivation superficielle 31 entre les contacts 11 et 12 ; le fond 6 du logement dans le support de carte 1, est muni des extrémités de pistes 7, 8, qui ne comportent pas de surépaisseurs en l'occurrence. Par collage, accompagné d'une certaine pression, des particules conductrices telles que 32 ont été emprisonnées dans la colle 33 puis comprimées entre les paires de contacts 7 et 11. D'autres particules, telles que 34 sont situées en dehors des contacts et ne participent à aucune conduction électrique. Pendant l'opération de collage le circuit intégré a été prépositionné de façon à ce que ses plages de métallisation (contacts) et les extrémités de l'enroulement 4 (avec ou sans surépaisseurs) soient en substance alignées. Une goutte de colle anisotrope a été déposée au fond du logement puis le circuit intégré a été déposé et pressé sur la colle. La polymérisation de la colle a ensuite été effectuée, soit à l'aide d'un four, soit par un système UV (dans le cas de résines réticulables aux UV).

[0036] Comme déjà décrit ci-dessus en référence à la figure 2, le logement 3 a été ensuite rempli (non représenté) par un simple procédé de potting. La simplicité de cette opération permet l'utilisation de systèmes remplissant plusieurs logements à la fois et donc l'obtention de capacités de production élevées par équipement. La résine utilisée est de préférence une résine de haute pureté ionique offrant une bonne résistance à l'absorption d'humidité et protégeant efficacement la puce de circuit intégré lors des flexions et des torsions de la carte.

[0037] Il faut noter que l'emploi d'une colle pour le collage de la puce et d'une résine de protection compatibles et possédant le même mode de polymérisation (thermique ou UV) permet de réaliser les opérations de collage de la puce et le remplissage du logement avec le même équipement. La séquence des opérations est alors la suivante :

- collage de la puce,
- remplissage du logement à l'aide d'un dispenseur de résine monté sur l'aménagement de l'équipement de collage,
- polymérisation simultanée de la colle anisotrope du circuit intégré et de la résine d'enrobage. Dans cette éventualité, il est recommandé toutefois de prépolymériser la colle anisotrope avant son application sur le fond du logement. Dans ce cas, un

seul équipement permet de réaliser l'intégralité du montage.

[0038] Après polymérisation de la résine qui comble le logement 3, la dernière opération consiste, comme pour le mode de réalisation de la figure 2, à coller une feuille en matériau isolant, en PVC, polycarbonate ou ABS, de préférence, sur la face structurée 2 du support 1. Cette opération peut être effectuée par laminage à froid ou à chaud.

[0039] Il est avantageux de réaliser plusieurs cartes sur un même support en forme de feuille ou en forme de bande, de réaliser toutes les opérations précitées, jusqu'au collage par laminage de la feuille en PVC, puis d'obtenir les cartes par découpe à la presse à partir de ce support commun.

[0040] En ce qui concerne la réalisation de surépaisseurs (ou bumps) sur les contacts du circuit intégré pour le mode de réalisation de la figure 6 (montage flip-chip classique), plusieurs options sont possibles :

- croissance par électrodéposition
- croissance par évaporation
- dispense
- impression
- soudure

Les quatre premiers procédés indiqués ci-dessus ont deux défauts :

- coûts trop élevés pour les circuits intégrés utilisés pour les cartes électroniques,
- insertion difficile dans une chaîne d'assemblage.

[0041] Le procédé préféré est celui de la soudure de surépaisseurs par un procédé de soudure fil thermosonique classique, à effectuer sur les plaques de circuit intégré avant sciage de celles-ci.

[0042] On notera que la carte électronique sans contacts pourrait comporter deux bobines dont l'une pour l'alimentation électrique et l'autre pour l'échange de données. L'invention reste applicable dans ce cas, les spires des deux bobines traversant le logement pour le circuit intégré et les extrémités des deux bobines étant situées au fond du logement. A noter aussi que l'invention est applicable à une carte mixte c'est-à-dire qui comporte à la fois des contacts pour transmission d'information par voie galvanique et au moins un enroulement pour transmission d'information par voie électromagnétique.

#### Revendications

1. Carte électronique sans contacts, comportant un support de carte électriquement isolant, qui supporte au moins un enroulement servant d'antenne pour le transfert d'information par effet inductif résultant d'un champ électromagnétique et un cir-

- cuit intégré relié électriquement aux extrémités dudit enroulement, caractérisée en ce que ledit support de carte comporte, sur une face structurée, un logement sur les parois et le fond duquel passent les spires dudit enroulement qui sont formées par ailleurs sur ladite face structurée, lequel logement comporte aussi lesdites extrémités de l'enroulement, que ledit logement contient aussi ledit circuit intégré, contre lesdites spires, étant par ailleurs comblé avec une résine de protection polymérisée, et qu'une feuille en matériau isolant couvre ladite face structurée à laquelle elle est collée.
2. Procédé de fabrication et d'assemblage de carte électronique sans contacts, comportant un support de carte électriquement isolant, qui supporte au moins un enroulement inductif servant d'antenne et un circuit intégré relié électriquement aux extrémités dudit enroulement, caractérisé en ce qu'il comporte les étapes suivantes :
- la fabrication d'un logement dans ledit support sur une face dite face structurée,
  - l'application, par une technologie MID (Moulded Interconnexion Devices en anglais), sur ladite face structurée des spires dudit enroulement qui passent sur les parois et le fond dudit logement, ce dernier comportant aussi les extrémités de l'enroulement,
  - la mise en place, dans ledit logement dudit circuit intégré,
  - la réalisation des connexions électriques reliant les contacts du circuit intégré aux extrémités dudit enroulement,
  - le comblement dudit logement avec une résine de protection qui est ensuite polymérisée,
  - l'application par collage d'une feuille en matériau isolant contre ladite face structurée du support.
3. Procédé de fabrication et d'assemblage selon la revendication 2 selon lequel l'étape d'application des spires dudit enroulement sur ladite face structurée consiste en le collage par pression à chaud des spires munies d'une colle activable à chaud.
4. Procédé de fabrication et d'assemblage selon la revendication 2 ou 3, caractérisé en ce que ladite étape de réalisation des connexions électriques consiste en le collage par colle non conductrice du circuit intégré, par sa base, au fond dudit logement, puis la soudure de fils conducteurs entre les contacts du circuit intégré et les extrémités dudit enroulement.
5. Procédé de fabrication et d'assemblage selon la revendication 2 ou 3, caractérisé en ce que ledit support de carte est réalisé, avec son logement,
- selon une technique de moulage par injection et comporte des surépaisseurs au fond du logement aux emplacements prévus pour les extrémités dudit enroulement.
6. Procédé de fabrication et d'assemblage selon l'une des revendications 2, 3 ou 5, caractérisé en ce que ladite étape de réalisation des connexions électriques consiste en une technique de montage flip-chip du circuit intégré, lesdites connexions étant réalisées par soudure, par colle isolante, ou par colle conductrice en des points localisés, les contacts du circuit intégré étant munis de surépaisseurs.
7. Procédé de fabrication et d'assemblage selon l'une des revendications 2, 3 ou 5, caractérisé en ce que ladite étape de réalisation des connexions électriques consiste en une technique de montage flip-chip du circuit intégré, lesdites connexions étant réalisées par collage, associé à une pression, au moyen d'une colle à conduction électrique anisotrope à l'état de film préformé ou de pâte, les contacts du circuit intégré étant démunis de surépaisseurs.
8. Procédé de fabrication et d'assemblage selon la revendication 7, caractérisé en ce que ladite colle à conduction électrique anisotrope est prépolymérisée avant l'étape de réalisation des connexions électriques et que sa polymérisation finale est simultanée à celle de ladite résine de protection.
9. Carte électronique sans contacts obtenue par le procédé selon l'une des revendications 2 à 8.



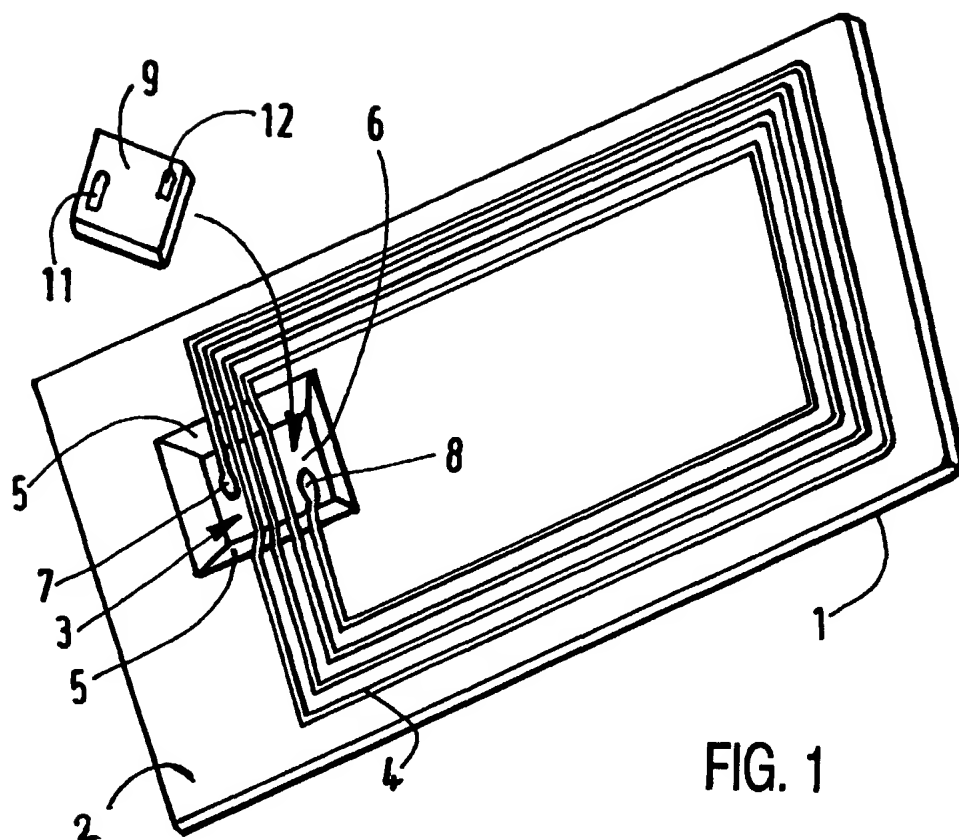


FIG. 1

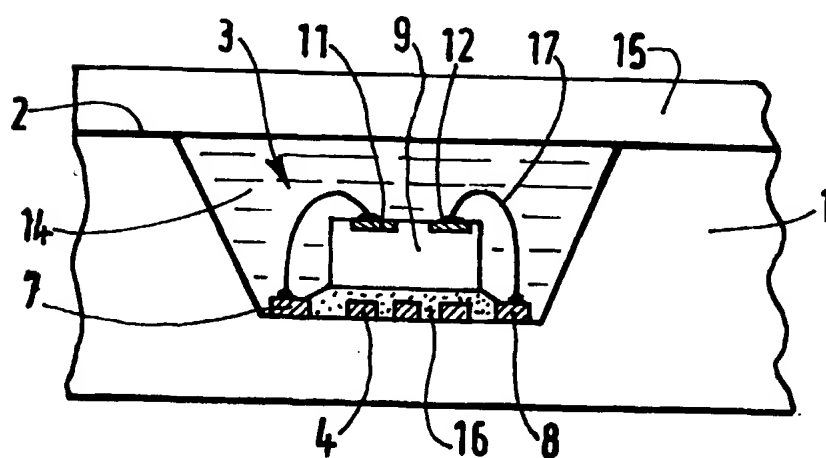


FIG. 2



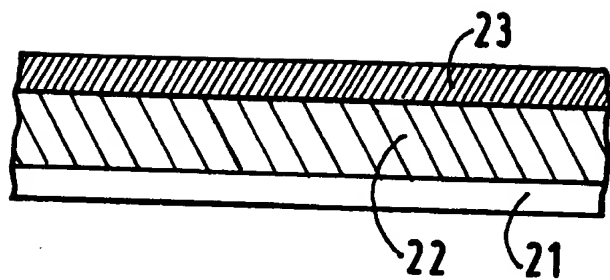


FIG. 3

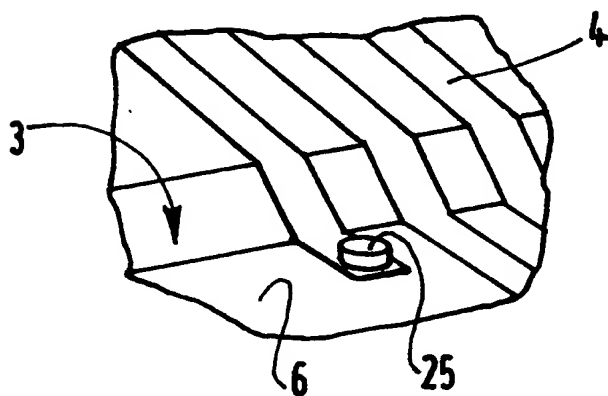


FIG. 4

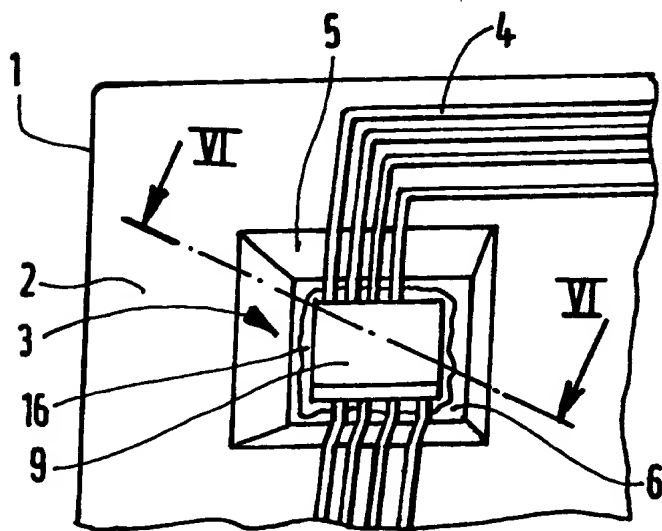


FIG. 5

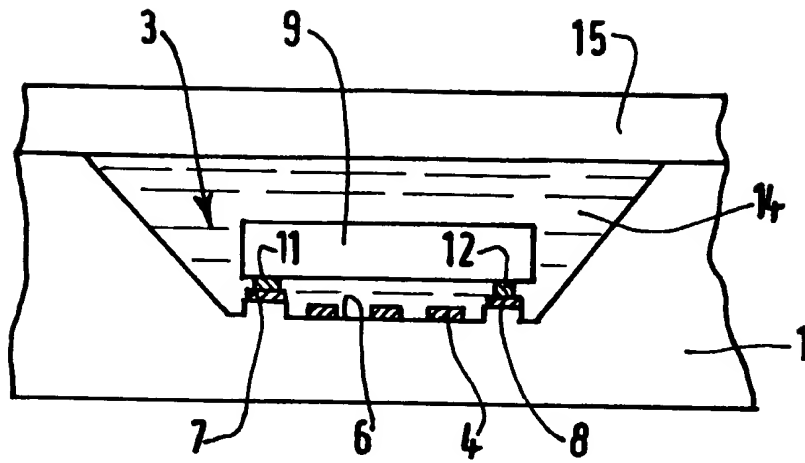


FIG. 6

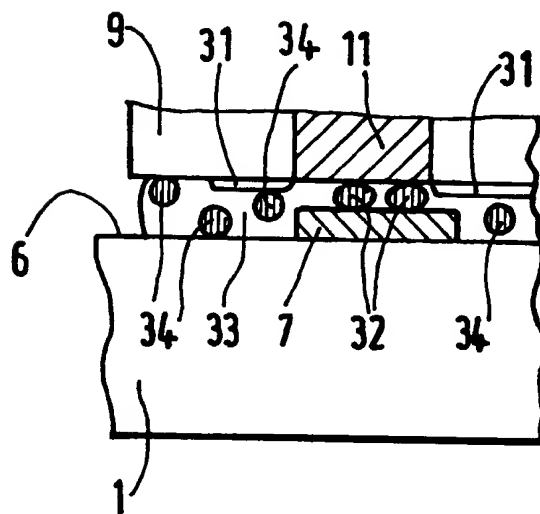


FIG. 7



Office européen  
des brevets

# RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande  
EP 98 20 3292

DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int.Cl.6)
A	EP 0 753 827 A (PHILIPS CARTES ET SYSTEMES ; PHILIPS ELECTRONICS NV (NL)) 15 janvier 1997 * revendications 1,3 *	1,2	G06K19/077
A	EP 0 688 051 A (TRT TELECOM RADIO ELECTR ; PHILIPS ELECTRONICS NV (NL)) 20 décembre 1995 * revendications 1,6-9 *	1,2,4,6,8	
A	DE 195 43 426 C (SIEMENS AG) 7 mai 1997 * revendications 1,2,8,11 *	1,2,6	
A	EP 0 790 667 A (SCHLUMBERGER IND SA) 20 août 1997 * revendications 1,7 *	1,2	
A	DE 196 01 202 A (SIEMENS AG) 6 mars 1997 * revendications 1,5,6,8 *	1,2	
Le présent rapport a été établi pour toutes les revendications			DOMAINES TECHNIQUES RECHERCHES (Int.Cl.6)
			G06K
Lieu de la recherche LA HAYE		Date d'achèvement de la recherche 15 janvier 1999	Examinateur Herskovic, M
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons &amp; : membre de la même famille, document correspondant</p>			

EPO FORM 1503 03.92 (P04C02)

**ANNEXE AU RAPPORT DE RECHERCHE EUROPEENNE  
RELATIF A LA DEMANDE DE BREVET EUROPEEN NO.**

EP 98 20 3292

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche européenne visé ci-dessus.  
Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du  
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets.

15-01-1999

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 0753827 A	15-01-1997	FR 2736740 A	17-01-1997
		JP 9030171 A	04-02-1997
		US 5850690 A	22-12-1998
EP 0688051 A	20-12-1995	JP 8007066 A	12-01-1996
		US 5647122 A	15-07-1997
DE 19543426 C	07-05-1997	AUCUN	
EP 0790667 A	20-08-1997	FR 2744863 A	14-08-1997
		JP 10000884 A	06-01-1998
DE 19601202 A	06-03-1997	AUCUN	

EPO FORM P0460

Pour tout renseignement concernant cette annexe : voir Journal Officiel de l'Office européen des brevets, No.12/82